

Ref. 1

B5

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-187140

(43) 公開日 平成11年(1999) 7月 9日

(51) Int. Cl. <sup>6</sup>	識別記号	F I	
H04M 11/00	302	H04M 11/00	302
H04L 29/10		H04L 13/00	309 A

審査請求 未請求 請求項の数10 O L (全10頁)

(21) 出願番号 特願平9-351672

(22) 出願日 平成9年(1997)12月19日

(71) 出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中4丁目1番  
1号

(72) 発明者 新井 康祐

神奈川県川崎市中原区上小田中4丁目1番  
1号 富士通株式会社内

(74) 代理人 弁理士 伊東 忠彦

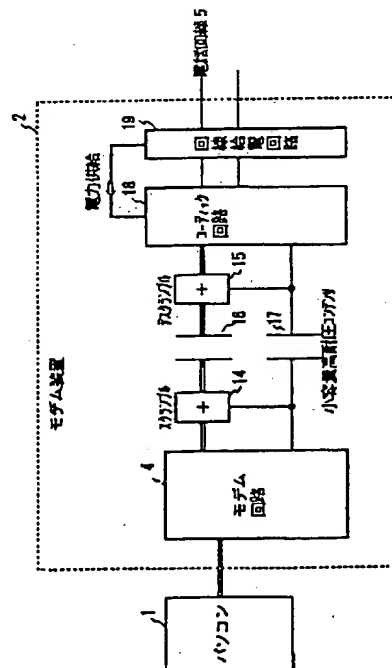
(54) 【発明の名称】 モデム装置

(57) 【要約】

【課題】 直流の高耐圧絶縁を維持しつつ小型化を図り、単一のLSIパッケージに封入できるモデム装置を提供することを目的とする。

【解決手段】 端末であるパソコン1のデジタル信号は、モデム装置2により、信号が変換され電話回線5に送出される。パソコン1からのデジタル信号は、モデム回路4を介して、スクランブル14に印加され、クロック信号でスクランブルされ、高周波に変換される。高周波数に変換されたデジタル信号は、コンデンサ16を通過し、デスクランブル15で元のデジタル信号に再生される。再生デジタル信号は、コーデック回路18によりアナログ信号に変換され、電話回線5に送出される。モデム回路4とコーデック回路18間の小容量高耐圧コンデンサ16により、高耐圧絶縁を維持しつつ小型化を図ることができる。

本発明の原理構成図（コンデンサでの絶縁耐圧維持）を説明するための図



## 【特許請求の範囲】

【請求項 1】 電話回線と端末装置との間で変・復調を行うモデム装置において、

モデム回路及びアナログ信号とデジタル信号の変換を行うコーデック回路とを有し、

前記端末装置からの信号及び前記コーデック回路からの信号を印加する前記モデム回路と、前記電話回線からの信号及び前記モデム回路からの信号を印加する前記コーデック回路との間にコンデンサを設けたことを特徴とするモデム装置。

【請求項 2】 第 1 の変換器及び第 2 の変換器を有し、前記第 1 の変換器は、第 1 のデジタル信号を、該第 1 のデジタル信号より高周波の第 2 のデジタル信号によって、該第 2 のデジタル信号より高周波の第 3 のデジタル信号に変換し、

前記第 2 の変換器は、前記第 3 のデジタル信号を、前記第 2 のデジタル信号によって、前記第 1 のデジタル信号を再生し、

前記コンデンサは、前記第 1 の変換器及び前記第 2 の変換器の間に設けたことを特徴とする請求項 1 記載のモデム装置。

【請求項 3】 前記第 2 のデジタル信号は、前記端末装置、前記モデム回路又は前記コーデック回路で生成されたクロック信号であり、

前記第 1 の変換器及び前記第 2 の変換器は、排他的論理和回路であることを特徴とする請求項 1 又は 2 記載のモデム装置。

【請求項 4】 前記第 2 の変換器の後段にローパスフィルタを設けたことを特徴とする請求項 1 ないし 3 いずれか一項記載のモデム装置。

【請求項 5】 整流回路を設け、該整流回路を前記コンデンサと前記第 2 の変換器との接続点に接続し、前記整流回路の出力を前記第 1 の変換器、前記第 2 の変換器及び前記コーデック回路の電源として用いることを特徴とする請求項 1 ないし 4 いずれか一項記載の記載のモデム装置。

【請求項 6】 集積回路技術を用いて回路を構成したことを特徴とする請求項 1 ないし 5 いずれか一項記載の記載のモデム装置。

【請求項 7】 電話回線の上り回線の信号及び下り回線の信号を差動増幅器の二つの入力端子に印加し、前記差動増幅器と前記各電話回線との間にコンデンサを設け、前記差動増幅器の出力信号をリング信号検出信号とすることを特徴とするリング信号検出回路。

【請求項 8】 電話回線の上り回線の信号及び下り回線の信号を差動増幅器の二つの入力端子に印加し、前記差動増幅器と前記各電話回線との間にコンデンサを設け、前記差動増幅器の出力信号を発呼者 ID 信号検出信号とすることを特徴とする発呼者 ID 信号検出回路。

【請求項 9】 上り回線及び下りの電話回線の一方の回

線に直列にスイッチ回路を挿入し、該スイッチ回路をフックオフ/オン信号により開閉するフックオフ/オン制御回路において、

論理積回路、コンデンサ及び整流回路を順に直列に設け、

前記論理積回路では、フックオフ/オン信号とクロック信号との論理積をとり、

前記コンデンサでは、直流分をカットし、

前記整流回路では、フックオフ/オン信号を再生し、

10 該再生されたフックオフ/オン信号により、前記スイッチ回路を開閉することを特徴とするフックオフ/オン制御回路。

【請求項 10】 請求項 1 記載のモデム装置、請求項 7 記載のリング信号検出回路及び請求項 9 記載のフックオフ/オン制御回路を単一のパッケージに収容したことを特徴とするモデム LSI 装置。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】 電話回線と端末装置との間に設けたモデム装置に関する、特に、電話回線と端末装置との間の直流絶縁を確保したモデム装置に関する。

【0002】

【従来の技術】 アナログ回線のモデム装置は、電話回線と端末装置との間に設けられ、端末からの信号は、電話回線による伝送を考慮した信号に変換して回線に送出し、電話回線からの信号は、端末で処理しやすいようなデジタル信号に変換して端末に送出するものである。

【0003】 一般にモデム装置は、接続する回線網にダメージを与えないために電話回線との間に直流絶縁耐圧を維持しなければならない。日本規格では、JATE (Japan Approvals institute for Telecommunications Equipment) 規格が「耐圧 250V 以上」と規定しており、米国では FCC (Federal Communication Commission) 68 規格が「耐圧 1500V 以上」を規定している。

【0004】 これらの回線規格を満たすために、モデムは通常「回線トランス」が使われ、前記耐圧を維持している。図 1 は、トランスで絶縁耐圧を維持した従来のモデムの例である。端末であるパソコン 1 の信号は、モデム装置 2 を介して、電話回線 5 に送信される。モデム装置 2 はモデム回路 4、回線トランス 3、リレー及びホトカブラを有し、トランスが所望の絶縁を維持していた。モデム装置 2 は、フックオフ制御回路 (フックオフ/オン信号自体は、パソコン 1 から発せられるが、その信号処理はモデム装置に組み込まれている。) を有しており、リレーを制御して、電話回線 5 の回線をフックオフ/オン信号で制御している。又、モデム装置 2 は、リング信号検出回路をも有しており、回線のリング信号をホトカブラで検出して、パソコン 1 に伝達している。

【0005】 モデム装置の小型化を可能にする方法とし

て、本出願人による「特開平 5 - 2 6 8 3 2 号」にみられるような、高耐圧コンデンサを利用した方式もある。図 2 は、高耐圧コンデンサにより、直流の絶縁耐圧を維持した例である。端末であるパソコン 1 の信号は、モデム装置 2 を介して、電話回線 5 に送信される。モデム装置 2 はモデム 4、高耐圧コンデンサ 10、11、オペレーションアンプ 12 ~ 14 を有し、コンデンサ 10、11 が所望の絶縁を維持していた。

#### 【 0 0 0 6 】

【発明が解決しようとする課題】しかしながら、図 1 に示すものは、回線トランスが鉄心及びコイルからなる構造であることから L S I (大規模集積回路) パッケージに封入することができず、モデム装置の小型化に限界があった。また、図 2 に示すものは、回線トランスを必要としないもので P C M C I A (Personal Computer Memory Card International Association) カード等のモデムの薄型化に大きく寄与した。しかし、電話回線で用いるとすると、300 H Z またはそれ以下の低周波数の音声信号を伝送する必要があるため、コンデンサとして数  $\mu$  F もの大容量のものが必要となり、この方式でも小型化に限界があり、1 パッケージ化したモデム装置の実現は困難であった

【 0 0 0 7 】本発明は、直流の高耐圧絶縁を維持しつつ小型化を図り、単一の L S I パッケージに封入できるモデム装置を提供することを目的とする

#### 【 0 0 0 8 】

【課題を解決するための手段】請求項 1 に記載されたモデム装置に関する発明は、電話回線 5 と端末装置 (パソコン 1) との間で変・復調を行うモデム装置 2 において、モデム回路 4 及びアナログ信号とデジタル信号の変換を行うコーデック回路 18 とを有し、前記端末装置 (パソコン 1) からの信号及びコーデック回路 18 からの信号を印加する前記モデム回路 4 と、前記電話回線 5 側からの信号及び前記モデム回路 4 からの信号を印加する前記コーデック回路 18 との間にコンデンサ 16、17 を設けたことを特徴とする。

【 0 0 0 9 】請求項 1 記載の発明によれば、回線トランスを用いずに、モデム回路 4 とコーデック回路 18 との間に設けた小容量高耐圧コンデンサにより、直流的に高耐圧絶縁を維持しつつ小型化を図ることができる。また、コンデンサをデジタル信号回路中に設けたので、請求項 2 に示すように、コンデンサの前後において信号処理することが容易となる。

【 0 0 1 0 】請求項 2 に記載された発明は、請求項 1 記載のモデム装置において、第 1 の変換器 14 及び第 2 の変換器 15 を有し、前記第 1 の変換器 14 は、第 1 のデジタル信号を、該第 1 のデジタル信号より高周波の第 2 のデジタル信号によって、該第 2 のデジタル信号より高周波の第 3 のデジタル信号に変換し、前記第 2 の変換器 15 は、前記第 3 のデジタル信号を、前記

第 2 のデジタル信号によって、前記第 1 のデジタル信号を再生し、前記コンデンサ 16 は、前記第 1 の変換器及び前記第 2 の変換器の間に設けたことを特徴とする。

【 0 0 1 1 】請求項 2 記載の発明によれば、第 1 のデジタル信号を、該第 1 のデジタル信号より高周波の第 2 のデジタル信号によって、該第 2 のデジタル信号より高周波の第 3 のデジタル信号に変換し、前記第 2 の変換器 15 は、前記第 3 のデジタル信号を、前記第 2 のデジタル信号によって、前記第 1 のデジタル信号を再生し、コンデンサの前段で信号を高周波に変換したので、コンデンサの容量を小さくすることができ、第 1 の信号が低周波でも、直流的に高耐圧絶縁を維持しつつ小型化を図ることができる。

【 0 0 1 2 】請求項 3 に記載された発明は、請求項 1 又は 2 記載のモデム装置において、前記第 2 のデジタル信号は、前記端末装置 (パソコン 1)、前記モデム回路 4 又は前記コーデック回路 18 で生成されたクロック信号であり、前記第 1 の変換器 14 及び前記第 2 の変換器 15 は、排他的論理和回路であることを特徴とする。請求項 3 記載の発明によれば、第 1 の変換器をクロック信号と排他的論理和回路で簡単に構成することができる。

【 0 0 1 3 】請求項 4 に記載された発明は、請求項 1 ないし 3 いずれか一項記載のモデム装置において、前記第 2 の変換器 15 の後段にローパスフィルタを設けたことを特徴とする。請求項 4 記載の発明によれば、第 2 の変換器 15 の後段に、ローパスフィルタを設けたので、第 1 のデジタル信号の再生時に発生する高周波数の雑音を除去することができる。

【 0 0 1 4 】請求項 5 に記載された発明は、請求項 1 ないし 4 いずれか一項記載の記載のモデム装置において、整流回路 99 を設け、該整流回路 99 を前記コンデンサ 16 と前記第 1 の変換器 14 との接続点に接続し、前記整流回路 99 の出力を前記第 1 の変換器 14、前記第 2 の変換器 15 及び前記コーデック回路 18 の電源として用いることを特徴とする。

【 0 0 1 5 】請求項 5 記載の発明によれば、第 1 の変換器の出力を整流することにより電源を生成し、第 1 の変換器 14、第 2 の変換器 15 及びコーデック回路 18 に供給することにより、モデム装置 2 への電源供給を零または少なくすることができる。請求項 6 に記載された発明は、請求項 1 ないし 5 いずれか一項記載のモデム装置において、集積回路技術を用いて回路を構成したことを特徴とする。

【 0 0 1 6 】請求項 6 記載の発明によれば、モデム装置を集積回路技術を用いて構成するので、パソコンに内蔵できるような小型化が可能となる。請求項 7 に記載されたリング信号検出回路に関する発明は、電話回線 5 の上り回線 55 又は 56 の信号及び下り回線 55 又は 56 の信号を差動増幅器 45 の二つの入力端子に印加し、前記

差動増幅器45と前記各電話回線5との間にコンデンサ46、47を設け、前記差動増幅器の出力信号をリング信号検出信号とすることを特徴とする。

【0017】請求項7記載の発明によれば、リング信号検出を行う差動増幅器45と電話回線5との間にコンデンサ46、47を設けたので、リング信号検出回路と電話回線との間を、直流的に高耐圧絶縁を維持しつつ小型化を図ることができる。請求項8に記載された発呼者ID信号検出回路に関する発明は、電話回線5の上り回線70又は71の信号及び下り回線70又は71の信号を差動増幅器64の二つの入力端子に印加し、前記差動増幅器64と前記各電話回線5との間にコンデンサ68、69を設け、前記差動増幅器64の出力信号を発呼者ID信号検出信号とすることを特徴とする。

【0018】請求項8記載の発明によれば、発呼者ID信号検出を行う差動増幅器64と電話回線5との間にコンデンサ68、69を設けたので、発呼者ID信号検出回路と電話回線との間を、直流的に高耐圧絶縁を維持しつつ小型化を図ることができる。請求項9に記載されたフックオフ／オン制御回路に関する発明は、上り回線90又は91及び下りの回線90又は91の一方の回線に直列にスイッチ回路89を挿入し、該スイッチ回路89をフックオフ／オン信号により開閉するフックオフ／オン制御回路において、論理積回路80、コンデンサ81及び整流回路84を順に直列に設け、前記論理積回路80では、フックオフ／オン信号とクロック信号との論理積を取り、前記コンデンサ81では、直流分をカットし、前記整流回路84では、フックオフ／オン信号を再生し、該再生されたフックオフ／オン信号により、前記スイッチ回路を開閉することを特徴とする。

【0019】請求項9記載の発明によれば、論理積回路80、コンデンサ81及び整流回路84を順に直列に設け、前記論理積回路80では、フックオフ／オン信号とクロック信号との論理積を取り、前記コンデンサ81では、直流分をカットし、前記整流回路84では、フックオフ／オン信号を再生し、該再生されたフックオフ／オン信号により、前記スイッチ回路を開閉するようにしたので、フックオフ／オン信号制御回路と電話回線との間を、直流的に高耐圧絶縁を維持しつつ小型化を図ることができる。

【0020】請求項10に記載されたモデムLSI装置に関する発明は、請求項1記載のモデム装置2、請求項7記載のリング信号検出回路及び請求項9記載のフックオフ／オン信号制御回路92を単一のパッケージに収容したことを特徴とする。請求項10記載の発明によれば、リング信号検出回路及びフックオフ／オン信号制御回路が単一のパッケージに収容された、直流的に高耐圧絶縁を維持しつつ小型化を図ったモデム装置を提供することができる。

【0021】

【発明の実施の形態】次に、本発明の実施の形態について図面と共に説明する。図3が本発明の構成図の例である。端末であるパソコン1のデジタル信号は、モデム装置2により、伝送に適した信号に変換され電話回線5に送出される。一方、電話回線5からのアナログ信号は、モデム装置2により端末であるパソコン1で処理しやすいデジタル信号に変換されて、パソコン1に送出される。

【0022】モデム装置2は、モデム回路4、スクランブル14、デスクランブル15、コーデック回路18、回線給電回路19及び小容量高耐圧コンデンサ16、17により構成される。ここでは、パソコン1からのデジタル信号を電話回線5に送出する例についての回路構成が記載されているが、逆の信号の流れである電話回線5からパソコン1への送出のためのスクランブル及びデスクランブルが省略されている。

【0023】モデム回路4は、デジタル信号処理回路(DSP)で、データの変復調機能として、振幅や位相の変調データの圧縮等を行う。一般的には、モトローラ社製の「MOTOROLA DSP 5600」又はテキサス インスツルメント社製の「TEXAS INSTRUMENTS DSP TMS320C5x DSP」を用いることにより実現される。又、コーデック回路18は、アナログ信号とデジタル信号の変換を行うもので、一般的なものが利用されるが、トムソン社(SGS-THOMSON)製の「SIMPLIFIED ANALOG FRONT-END ST7546」を用いることにより実現される。さらに、回線給電回路19は、電話回線5の回線電流から電源を生成する回路で、一般的なものが利用されるが、ローム社製の電話機用スピーチネットワーク「BA8216」を用いることにより実現される。

【0024】端末であるパソコン1からのデジタル信号は、モデム回路4を介して、スクランブル14に印加される。ここで、クロック信号でスクランブルされ、高周波に変換される。高周波数に変換されたデジタル信号は、コンデンサ16を通過し、デスクランブル15でクロック信号により元のデジタル信号に再生される。この再生されたデジタル信号は、コーデック回路18によりアナログ信号に変換され、電話回線5に送出される。

【0025】モデム回路4からコーデック回路18への信号には、「チップセレクト」、「フレーム信号」などの長時間、同一極性を維持する信号も含まれ、これらの低周波数を有する信号はコンデンサを通過することができない。ここでは、クロック信号により、スクランブルをかけて、高周波数としてコンデンサを伝送することにより、改善している。つまり、回線トランスを用いずに、モデム回路4とコーデック回路18との間に設けた小容量高耐圧コンデンサにより、パソコン1又はモデム

装置2と電話回線5との高耐圧絶縁を維持しつつ小型化を図ることができる。

【0026】ここでは、スクランブル及びデスクランブルとして説明したが、デジタル信号を高い周波数に変換しそれを元に戻す回路であれば、これに限らない。例えば、単なる論理積回路、排他的論理和回路等の一般的論路回路で構成することができる。図4に本発明の実施例を示す。図5はその回路の波形図である、図5の○数字は、図2の○数字に対応する。

【0027】左側が二次側で、モデム回路4であり、右側が一次側で、コーデック回路18である。モデム回路4とコーデック回路18の間に絶縁耐圧維持用コンデンサ20〜24が設けられている。論理積回路26〜33は、排他的論理和回路である。抵抗R1〜R4及びコンデンサC1〜C4はローパスフィルタを構成する。MCLK1、MCLK2はクロック信号である。このクロック信号は、端末、モデム回路4、コーデック回路18の何れで生成されたものでも良い。DIN1、DIN2は、パソコン1からの信号で、デジタル・アナログ変換される前のデジタル信号である。DOUIT1、DOUIT2は、回線からの信号で、アナログ・デジタル変換されたデジタル信号である。HCO1、HCO2は、チップセレクト等の信号を伝送する回線で、必須のものではない。FSI1、FSI2は、フレーム信号等の回線である。グラントGを含めて、全ての回線は、コンデンサにより、直流的絶縁が図られている。

【0028】図5を用いて説明する。モデム回路4からの信号DIN2②は、スクランブル回路である排他的論理和回路26において、例えば1MHz程度のクロック信号MCLK2①と排他的論理和がとられて、信号③が得られる。この信号③の周波数は、クロック信号①の周波数と同じかそれよりも高い周波数である。図の場合は、信号DIN2②とクロック信号MCLK2①とが同期しているので、信号③の周波数は、クロック信号MCLK2①の周波数と同じである。しかし、信号DIN2②とクロック信号MCLK2①とが非同期の場合は、信号③の周波数は、クロック信号MCLK2①の周波数より高周波数となる。信号③は、直流的絶縁のためのコンデンサ21に印加される。コンデンサ21を通過した信号③は、デスクランブル回路である排他的論理和回路30において、クロック信号MCLK1④と排他的論理和がとられ、信号⑤を得る。信号⑤は、図に示されるように、高周波数の鋭状の雑音が存在するので、抵抗R1及びコンデンサC1により構成されるローパスフィルタを通過して雑音の除去を行う。その結果、点⑥において、元のデジタル信号であるDIN1⑥を得ることができる。同じように、信号HCO2のデジタル信号も、モデム回路4からコーデック回路18へ、スクランブル回路27、コンデンサ22及びデスクランブル回路31より、直流的絶縁を維持して、伝送することができる。伝

送すべき信号を、クロック信号により高い周波数に上げた上で、コンデンサに印加するようにしたために、コンデンサは、小容量のもの（例えば、従来の1μFに対して、本発明のものは、クロック信号MCLK2が1MHz程度である場合、約50pFである。）が使用できることとなった。

【0029】コーデック回路18からの信号DOUIT1及び信号FSI1についても、同様に、スクランブル回路30、31、コンデンサ23、24及びデスクランブル回路28、29により、コンデンサ32、33により直流的絶縁を維持して、伝送することができる。図7は、パソコン又はモデム装置と電話回線55（#1）、56（#2）との直流的絶縁維持を図ったリング（16Hz、8.5V）信号検出回路である。直流的絶縁耐圧維持は、コンデンサ46、47で行われる。ツエナーダイオード50、51はツエナー電圧が3.5V程度のものである。小さい信号はこのツエナーダイオードで遮断し、リング信号のような大きな信号を通過させる。二つのダイオードを逆方向に並列接続した回路48は、回線間の電圧を一定値以上、確保している。保護ダイオード40〜43は差動増幅器45を保護するためのダイオードである。

【0030】電話回線55（#1）、56（#2）に現れたリング信号を差動増幅器45で検出し、コンデンサ46、47により電話回線との直流的絶縁を維持して、差動増幅器45の出力にリング信号検出力信号を得る。図8は、電話回線70（#1）、71（#2）と直流的絶縁耐圧維持を図った発呼者ID信号検出回路である。直流的絶縁耐圧維持は、コンデンサ68、69で行われる。二つのダイオードを逆方向に並列接続した回路67は、回線間の電圧を一定値以上、確保している。保護ダイオード60〜63は差動増幅器を保護するためのダイオードである。

【0031】電話回線70（#1）、71（#2）に現れた発呼者ID信号を差動増幅器64で検出し、コンデンサ68、69により直流的絶縁を維持して、差動増幅器64の出力に発呼者ID信号検出信号を得る。図9に、フックオフ／オン制御回路92とそれにより制御される回線切断手段93を示す。回線切断手段93は、トランジスタ87のON／OFFにより、スイッチ回路91を制御して、上り又は下りの電話回線の一つの回線#1の開閉を行う。フックオフ／オン制御回路92は、直流的絶縁耐圧維持用コンデンサ81、82、反転増幅器83、整流回路84（交流信号を全波整流するダイオードブリッジ）、ローパスフィルタである抵抗85、コンデンサ86より構成されている。

【0032】この回路は、フックオフ／オン信号回線において、モデム回路と電話回線を直流遮断するものである。回線との直流的絶縁耐圧維持は、コンデンサ81、82によって行われる。この回路の動作を説明する。フ

ックオフ／オン信号は、アンド回路80により、クロック信号と論理積がとられる。その論理積の信号はコンデンサ81を介して、整流回路84に印加される。整流回路84は、前記論理積の信号と反転し遅延された信号と掛け合わせる(遅延検波)。ローパスフィルタ(抵抗85、コンデンサ86)で高周波成分を取り除いて、もとのフックオフ／オン信号を得て、トランジスタ87を制御し、回線#2の開閉を行う。

【0033】上記リング信号検出回路、発呼者ID信号検出回路及びフックオフ／オン制御回路は、何れも、電話回線5とモデム回路4又は端末であるパソコン1との直流的絶縁をコンデンサにより行うものである。これらは、回線トランスを用いておらず、モデム回路4とともにLSI化し、一つのパッケージに封入することができる。

【0034】図11は、モデム回路4、コーデック回路18、回線給電回路、リング信号検出回路101、発呼者ID信号検出回路102及びフックオフ／オン制御回路103をLSI化し、一つのパッケージに封入したものである。図10は、図3及び図11に記載されている回線給電回路の具体的回路である。回線給電回路として、ローム社の「BA8216」を使用した例で、VCC端子に電話回線の電流を整流したものを印加し、回線給電用電源を端子T0から得る。

【0035】

【発明の効果】上述の如く本発明によれば、次に述べる種々の効果を實現することができる。請求項1記載の発明によれば、回線トランスを用いずに、モデム回路4とコーデック回路18との間に設けた小容量高耐圧コンデンサにより、直流的に高耐圧絶縁を維持しつつ小型化を図ることができる。また、コンデンサをデジタル信号回路中に設けたので、請求項2に示すように、コンデンサの前後において信号処理することが容易となる。

【0036】請求項2記載の発明によれば、第1のデジタル信号を、該第1のデジタル信号より高周波の第2のデジタル信号によって、該第2のデジタル信号より高周波の第3のデジタル信号に変換し、前記第2の変換器15は、前記第3のデジタル信号を、前記第2のデジタル信号によって、前記第1のデジタル信号を再生し、コンデンサの前段で信号を高周波に変換したので、コンデンサの容量を小さくすることができ、第1の信号が低周波でも、直流的に高耐圧絶縁を維持しつつ小型化を図ることができる。

【0037】請求項3記載の発明によれば、第1の変換器をクロック信号と排他的論理和回路で簡単に構成することができる。請求項4記載の発明によれば、第2の変換器15の後段に、ローパスフィルタを設けたので、第1のデジタル信号の再生時に発生する高周波数の雑音を除去することができる。

【0038】請求項5記載の発明によれば、第1の変換

器の出力を整流することにより電源を生成し、第1の変換器14、第2の変換器15及びコーデック回路18に供給することにより、モデム装置2への電源供給を零または少なくすることができる。請求項6記載の発明によれば、モデム装置を集積回路技術を用いて構成するので、パソコンに内蔵できるような小型化が可能となる。

【0039】請求項7記載の発明によれば、リング信号検出を行う差動増幅器45と電話回線5との間にコンデンサ46、47を設けたので、リング信号検出回路と電話回線との間を、直流的に高耐圧絶縁を維持しつつ小型化を図ることができる。請求項8記載の発明によれば、発呼者ID信号検出を行う差動増幅器64と電話回線5との間にコンデンサ68、69を設けたので、発呼者ID信号検出回路と電話回線との間を、直流的に高耐圧絶縁を維持しつつ小型化を図ることができる。

【0040】請求項9記載の発明によれば、論理積回路80、コンデンサ81及び整流回路84を順に直列に設け、前記論理積回路80では、フックオフ／オン信号とクロック信号との論理積を取り、前記コンデンサ81では、直流分をカットし、前記整流回路84では、フックオフ／オン信号を再生し、該再生されたフックオフ／オン信号により、前記スイッチ回路を開閉するようにしたので、フックオフ／オン信号制御回路と電話回線との間を、直流的に高耐圧絶縁を維持しつつ小型化を図ることができる。

【0041】請求項10記載の発明によれば、リング信号検出回路及びフックオフ／オン信号制御回路が単一のパッケージに收容された、直流的に高耐圧絶縁を維持しつつ小型化を図ったモデム装置を提供することができる。

【図面の簡単な説明】

【図1】従来のモデムの構成(トランスでの絶縁耐圧維持)を説明するための図である。

【図2】従来のモデムの構成(コンデンサでの絶縁耐圧維持)を説明するための図である。

【図3】本発明の原理構成図(コンデンサでの絶縁耐圧維持)を説明するための図である。

【図4】本発明の変復調信号伝送部の回路図である。

【図5】図4の波形図である。

【図6】電源生成回路を説明するための図である。

【図7】本発明のリング検出回路の回路図である。

【図8】本発明の発呼者ID信号検出回路の回路図である。

【図9】本発明のフックオフ／オン制御回路の回路図である。

【図10】回線供給回路を説明するための図である。

【図11】1パッケージ化したLSIモデム装置を説明するための図である。

【符号の説明】

1 パソコン(端末)

11

12

- 2 モデム装置  
4 モデム回路  
5 電話回線  
1 4 第1の変換器(排他的論理和回路)

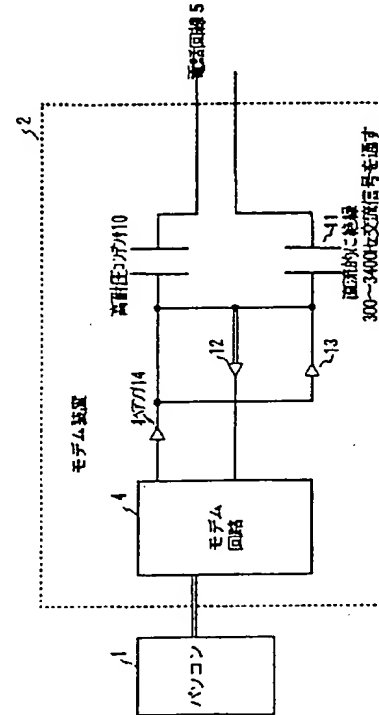
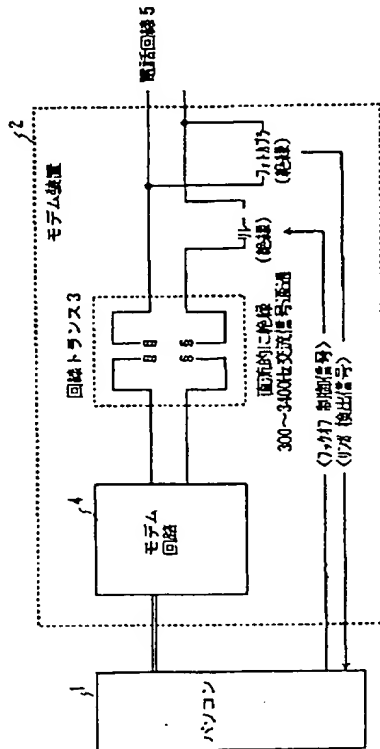
- 1 5 第2の変換器(排他的論理和回路)  
1 6、1 7 コンデンサ  
9 2 フックオフ/オン制御回路

【図1】

【図2】

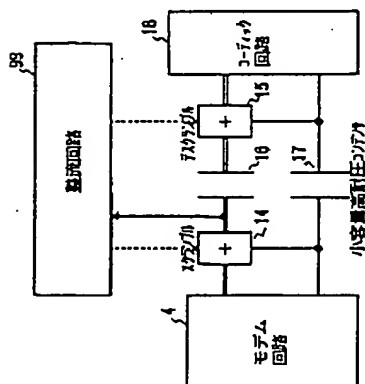
従来のモデムの構成(トランスでの絶縁耐圧維持)を説明するための図

従来のモデムの構成(コンデンサでの絶縁耐圧維持)を説明するための図



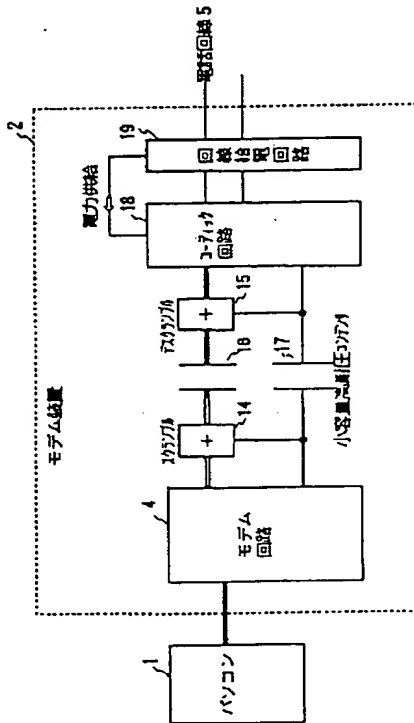
【図6】

電源生成回路を説明するための図



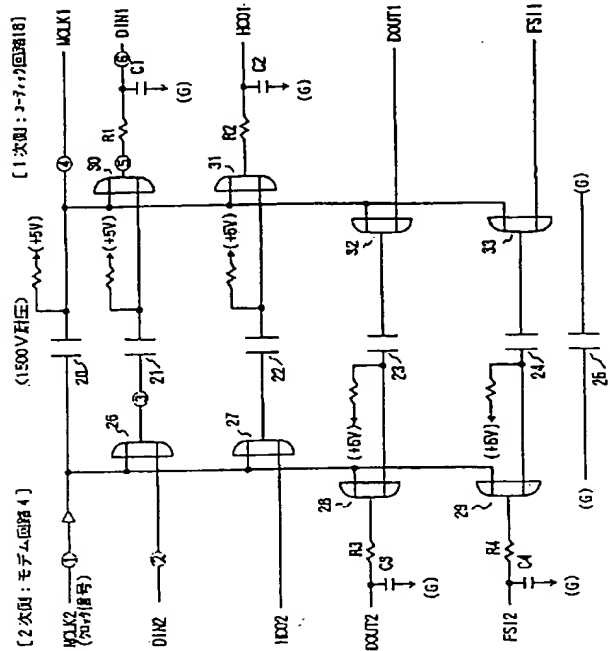
【図 3】

本発明の原理構成図（コンデンサでの絶縁耐圧維持）を説明するための図



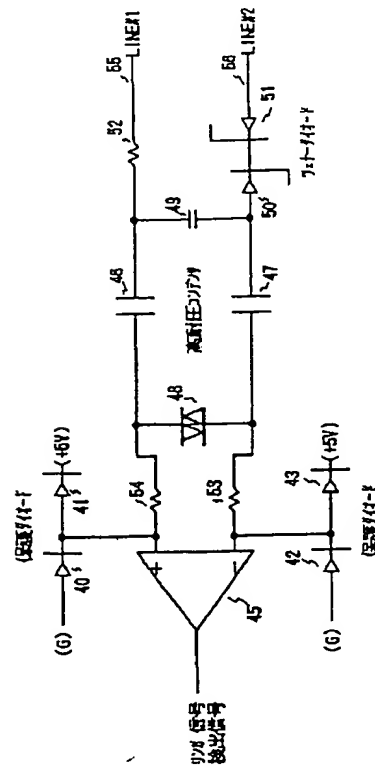
【图 4】

本発明の変復調信号伝送部の回路図



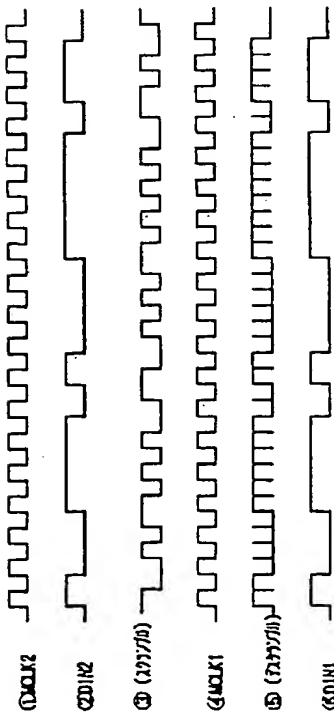
【图 7】

本発明のリング検出回路の回路図



【図 5】

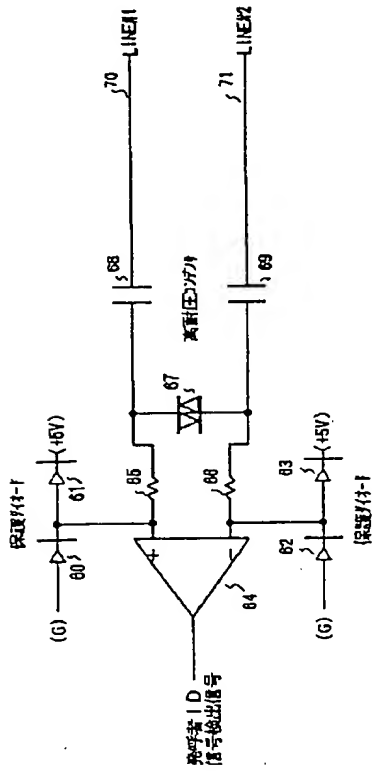
図4の波形図





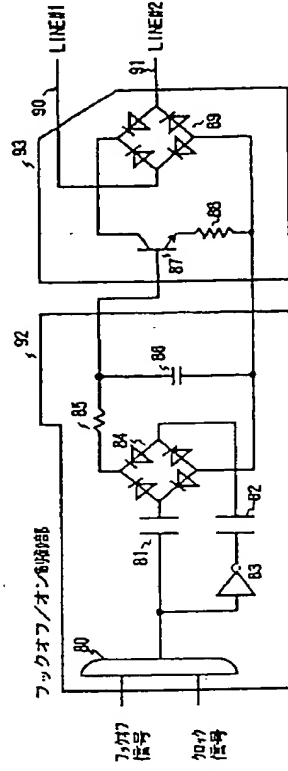
【図 8】

本発明の発呼者 ID 信号検出回路の回路図



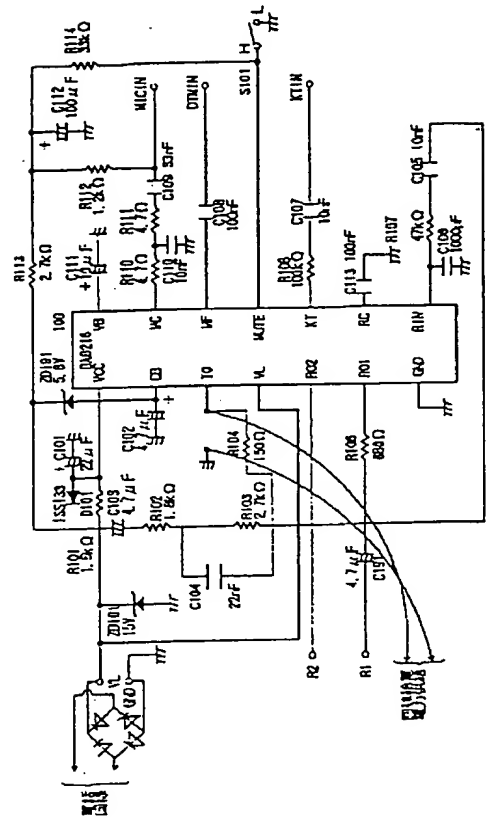
【図 9】

本発明のフックオフ/オン制御回路の回路図



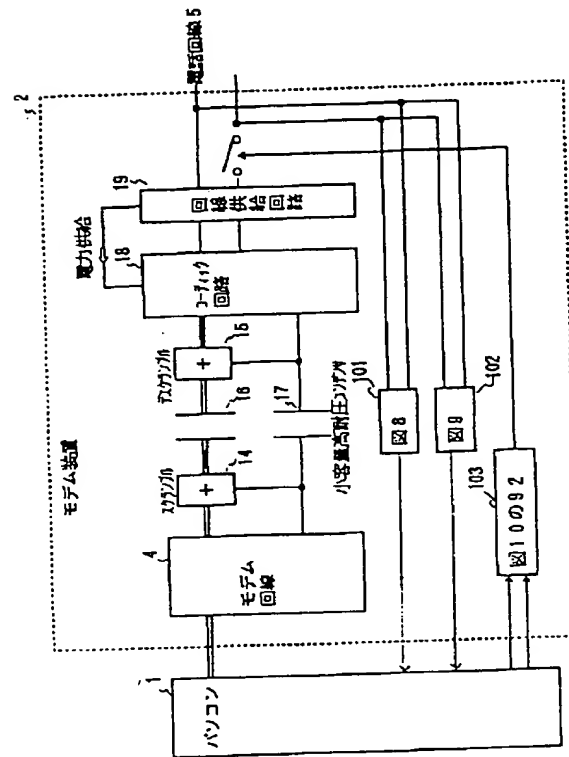
【図 10】

回線供給回路を説明するための図



【図 11】

パッケージ化したLSIモデム装置を説明するための図



Japanese Patent Application Laid-open No. Hei 11-187140

Laid-open Date: July 9, 1999

Japanese Patent Application No. Hei 9-351672

Date of Application Filed: December 19, 1997

Patent Applicant: FUJITSU Limited

Inventor: Kousuke ARAI

. . .  
(Mode of Embodiment of the Invention)

Mode of embodiment of the present invention will now be described in conjunction with the drawings. Fig. 3 is a diagram to show an example construction of the present invention. Digital signals of a PC 1 or the terminal are converted by a modem device 2 into signals that are suitable for transmission and are outputted to a telephone line 5. Analog signals from the telephone line 5 are, on the other hand, converted by the modem device 2 into signals that can be easily processed at the PC 1 or the terminal and outputted to the latter.

The modem device 2 comprises a modem circuit 4, a scramble 14, a descramble 15, a codec circuit 18, a line power supply circuit 19 and a small capacity high withstand voltage condensers 16 and 17. The figure shows a circuit construction for the case where digital signals from the PC 1 are outputted to the telephone line 5. The scramble and the descramble for the reverse flow of signals outputted from the telephone line 5 to the PC 1 are omitted here.

The modem circuit 4 is a digital signal processor (DSP) that compresses, among other things, amplitude- or phase-modulated data as a data modulator/demodulator. Generally, this is achieved by MOTOROLA DSP 5600 manufactured by Motorola or TEXASINSTRUMENTS DSP TMS 320C5x DSP manufactured by TEXASINSTRUMENTS. The codec circuit 18 converts analog

signals into digital signals and vice versa, any ordinary converter may be used. Here, SIMPLIFIED ANALOG FRONT-END ST7546 by SGS-THOMSON is used. The line power supply circuit 19 is a circuit that generates power source from the line current of the telephone line 5. Any known device may be used, but here a telephone line speech-network BA8216 by ROHM is used.

Digital signals from the PC1 or the terminal are applied to the scramble 14 via the modem circuit 4, where the signals are scrambled with clock signals to be converted to high frequency. Digital signals converted to high frequency pass the condenser 16 and are reproduced as the original digital signals with the clock signals at the descramble 15. The reproduced digital signals are converted into analog signals at the codec circuit 18 and outputted to the line 5.

Among the signals from the modem circuit 4 to the codec circuit 18, there are contained signals that maintain the same polarity for an extended period of time, such as "chip select" and "frame signal". These low frequency signals cannot pass the condenser. Here, they are scrambled with the clock signals and transmitted through the condenser at high frequency, to improve the situation. In other words, the device configuration can be made compact without using the line transformer but instead by the use of the small capacity, high withstand voltage condenser provided between the modem circuit 4 and the codec circuit 18 while maintaining high voltage isolation between the PC 1 or the modem device 2 and the telephone line 5.

Although the description refers to a scramble and a descramble, any other circuit may be used so long as it is capable of converting digital signals to high frequency and restoring them to the original frequency. For example, any logic circuit such as simple AND circuit and exclusive OR circuit may be used. Fig. 5 shows the waveforms. Circled numbers in Fig. 5 correspond to those in Fig. 2.

The left hand side is the secondary side, or the modem circuit 4, while the right hand side is the primary side, or the codec circuit 18. Condensers 20 ~ 24 for maintaining isolation voltage are provided between the modem circuit 4

and the codec circuit 18. The AND circuits 26 ~ 33 are exclusive OR circuits. Resistors R1 ~ R4 and the condensers C1 ~ C4 constitute lowpass filters. MCLK1 and MCLK2 are the clock signals. The clock signals may be generated at any one of the terminal, the modem circuit 4 or the codec circuit 18. DIN 1 and DIN2 are the signals from the PC1 that are digital signals before digital/analog conversion. DOUT1 and DOUT2 are the signals from the line that are the digital signals subjected to analog/digital conversion. HCO1 and HCO2 are the lines for transmitting signals such as chip select, and are not necessarily required. FSI1 and FSI2 are the lines for frame signals, etc. All the lines including the ground G are DC isolated by the condensers.

Referring to Fig. 5, the signal DIN2 (2) from the modem circuit 4 is processed at the exclusive OR circuit 26 or the scramble circuit for an exclusive logical sum with, for example, the clock signal MCLK2 (1) at about 1 MHz to obtain the signal indicated at (3). The frequency of the signal (3) is identical with or slightly higher than that of the clock signal (1). In the case shown, as the signal DIN1 (2) and the clock signal MCLK 2 (1) are synchronized, the signal (3) is identical in frequency with the signal MCLK 2 (1). However, if the signals DIN 2 (2) and MCLK 2(1) are asynchronous, the signal 3 will be higher in frequency than the clock signal MCLK 2(1). The signal (3) is applied to the condenser 21 for DC isolation. After passing the condenser 21, the signal (3) is processed at the exclusive OR circuit 30 or the descramble circuit for an exclusive logical sum with the clock signal MCLK 1(4) to obtain the signal (5). As shown in the figure, the signal (5) contains a high frequency, whisker-like noise and is thus passed through a lowpass filter comprising the resistor R1 and the condenser C1 to eliminate the noise. As a result, the original digital signal DIN 1 (6) can be obtained at the point indicated at (6). Similarly, the digital signal of the signal HCO2 can be transmitted from the modem circuit 4 to the codec circuit 18 via the scramble circuit 27, the condenser 22 and the descramble circuit 31 while maintaining the DC isolation As the signals to be transmitted are raised higher in

frequency than the clock signal before they are applied to the condenser, condensers with smaller capacity can be used (for example, as against 1  $\mu$ F in the prior art, it is about 50pF if the clock signal MCLK2 is 1 MHz or so).

Similarly, the signals DOUT1 and FSI1 from the codec circuit 18 can be transmitted via the scramble circuits 30 and 31, condensers 23 and 24 and descramble circuits 28 and 29 while maintaining the DC insulation by the condensers 32 and 33. Fig. 7 shows a ringer (16 Hz, 85V) signal detection circuit where DC isolation between the PC or the modem device and the telephone lines 55 (#1) and 56 (#2) is maintained. The DC isolation voltage is maintained at the condensers 46 and 47. Zener diodes 50 and 51 are approximately 35V in zener voltage. Smaller signals are intercepted at these zener diodes but bigger signals such as the ringer signals are allowed to pass. The circuit 48 where two diodes are in parallel connection in opposite directions secures voltage of a given level or higher between the lines. Protection diodes 40 ~ 43 protect the differential amplifier 45.

Ringer signals appearing at the telephone lines 55 (#1) and 56 (#2) are detected by the differential amplifier 45, and the ringer signal detection output signal is obtained at the output of the differential amplifier 45 while maintaining the DC isolation with the telephone lines by the condensers 46 and 47. Fig. 8 shows the caller ID signal detection circuit in which DC isolation with the telephone lines 70 (#1) and 71 (#2) is maintained. DC isolation voltage is maintained by the condensers 68 and 69. The circuit 69 where two diodes are in parallel connection in opposite direction assures the voltage between the lines to be at a given level or higher. The protection diodes 60 ~ 63 protect the differential amplifier.

The caller ID signals appearing at the telephone lines 70 (#1) and 71 (#2) are detected at the differential amplifier 64, and the caller ID signal detection signal is obtained at the output of the differential amplifier 64 while the DC isolation is maintained by the condensers 68 and 69. Fig. 9 shows a hook off/on

control circuit 92 and a line cutoff means 93 controlled by the former. The line cutoff means 93 controls a switch circuit 91 by ON/OFF of a transistor 87 to thereby switch on or off the line #1 that is one of the up or down telephone lines. The hook off/on control circuit 92 comprises condensers 81 and 82 for maintaining the DC isolation voltage, an inverting amplifier 83, a rectifier circuit 84 (diode bridge for full-wave rectification of AC signals), a resistor 85 that serves as a lowpass filter, and a condenser 86.

This circuit enables DC cutoff of the modem circuit and the telephone line in the hook off/on signal line. The DC isolation voltage with the line is maintained by the condensers 81 and 82. The operation of this circuit is explained. Hook off/on signals are processed at the AND circuit 80 to obtain a logical product with the clock signal. The logical product signal is applied to the rectifier circuit 84 via the condenser 81. The rectifier circuit 84 multiplies the logical product signal and the inverted, delayed signal (delay detection). High frequency components are eliminated at the lowpass filter (resistor 85, condenser 86) to obtain the original hook off/on signal, to thereby control the transistor 87 for opening/closing the line #2.

In any of the ringer signal detection circuit, the caller ID signal detection circuit, and the hook off/on control circuit, DC isolation of the telephone line 5 with the modem circuit 4 or the terminal PC 1 is achieved by the condenser. No line transformer is used, and they can be configured as an LSI with the modem circuit 4 and can be sealed in one package.

Fig. 11 shows the modem circuit 4, the codec circuit 18, the line power supply circuit, the ringer signal detection circuit 101, the caller ID signal detection circuit 102 and the hook off/on control circuit 104 that are integrated as an LSI and sealed in a package. Fig. 10 shows the specific circuit for the line power supply circuit described in Figs. 3 and 11. "BA8216" by ROHM is used as the line power supply circuit. The current from the telephone line is rectified and applied to VCC terminal, and the source for the line power supply is obtained

from the terminal TO.

(Effect of the Invention)

As has been described, the present invention achieves the following effects. According to the invention of claim 1, the small capacity, high withstand voltage condenser provided between the modem circuit 4 and the codec circuit 18 enables the device to be made compact while maintaining high voltage DC isolation without the use of line transformer. Also, as the condensers are provided in the digital signal circuits, signal processing can be easily conducted upstream and downstream the condensers.

According to the invention of claim 2, the first digital signal is converted with the second digital signal that is higher in frequency than the first digital signal to a third digital signal that is higher in frequency than the second digital signal, and the second converter 15 processes said first digital signal with the second digital signal to be reproduced as the first digital signal, and the signal is converted to high frequency upstream the condenser. This enables use of condensers with smaller capacity. Even if the first signal is low in frequency, the device can be made compact while maintaining high voltage DC isolation.

According to the invention of claim 3, the first converter can be simply constructed with a clock signal and an exclusive OR circuit. According to the invention of claim 4, provision of a lowpass filter downstream the second converter 15 enables elimination of high frequency noises occurring at the time of reproduction of the first digital signal.

According to the invention of claim 5, the power supply to the modem device 2 can be zeroed or greatly reduced as the output of the first converter is rectified to generate the power source, which in turn is supplied to the first converter 14, the second converter 15 and the codec circuit 18. According to the invention of claim 6, the modem device can be made compact enough to be built-in in a PC as it can be configured using integrated circuit technology.

According to the invention of claim 7, provision of the condensers 46 and



47 between the differential amplifier 45 for detecting the ringer signals and the telephone line 5 enables the device to be made compact while maintaining high voltage DC isolation between the ringer signal detection circuit and the telephone line. According to the invention of claim 8, provision of the condensers 68 and 69 between the caller ID signal detection circuit and the telephone line enables the device to be made compact while maintaining the high voltage DC isolation.

According to the invention of claim 9, the AND circuit 80, the condenser 81 and the rectifier circuit 84 are serially connected, so that a logical product of the hook off/on signal with the clock signal is taken at the AND circuit 80. At the condenser 81, the DC components are cutoff. At the rectifier circuit 84, the hook off/on signal is reproduced, to be used for opening/closing the switch circuit. This enables the device to be made compact while maintaining the high voltage DC isolation between the hook off/on signal control circuit and the telephone line.

According to the invention of claim 10, a compact modem device capable of maintaining high voltage DC isolation can be provided as the ringer signal detection circuit and the hook off/on signal control circuit can be contained in a single package.

\* \* \* \* \*